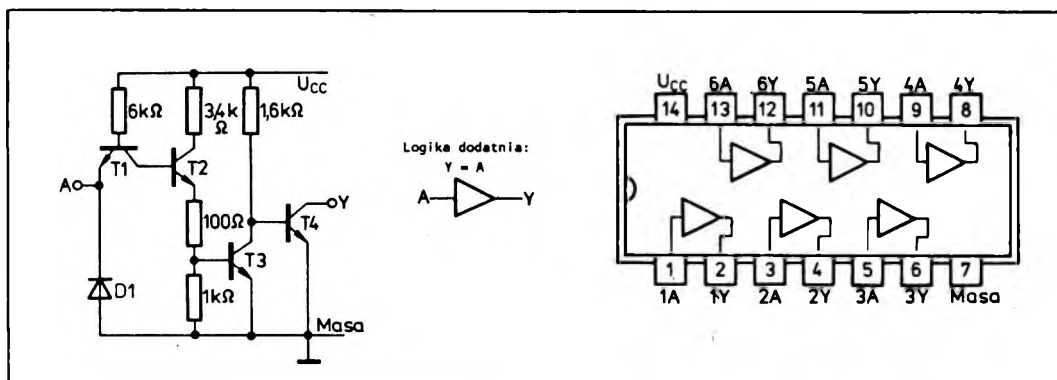


2.1.3.1. Sześciokrotne wzmacniacze buforowe z otwartym kolektorem tranzystora wyjściowego: UCA6407N, UCA6417N, UCY7407N, UCY7417N



Monolityczny układ scalony: UCA6407N lub UCA6417N, UCY7407N lub UCY7417N zawiera sześć buforowych wzmacniaczy cyfrowych z wysokonapięciowym otwartym obwodem kolektora tranzystora wyjściowego.

Wzmacniacze cyfrowe realizują funkcję $Y = A$. Układy UCA6407N i UCY7407N zawierają wzmacniacze, dla których maksymalne dopuszczalne napięcie, przyłożone do wyjścia wynosi $U_o = 30$ V.

Układy UCA6417N i UCY7417N zawierają wzmacniacze, dla których maksymalne dopuszczalne napięcie przyłożone do wyjścia wynosi $U_o = 15$ V.

Jeżeli na wejściu wystąpi stan niski (0), to przewodzi z nasyceniem tranzystor $T1$, tranzystory $T2$ i $T3$ są odcięte co powoduje przewodzenie z nasyceniem tranzystora wyjściowego $T4$. Jeżeli natomiast na wejściu wystąpi stan wysoki (1), to tranzystor $T1$

znajduje się w obszarze pracy inwersyjnej. Prąd płynący od źródła zasilania przez rezystor 6 k Ω i złącza baza-kolektor tranzystora $T1$ wprowadza w stan przewodzenia z nasyceniem tranzystory $T2$, $T3$ i odcięcia tranzystor wyjściowy $T4$.

Dla rezystancji obciążającej $R_L = 110$ Ω czas propagacji sygnału do stanu niskiego na wyjściu ($t_{PHL} \leq 30$ ns) jest znacznie dłuższy od czasu propagacji sygnału do stanu wysokiego na wyjściu ($t_{PLN} \leq 10$ ns). Główną przyczyną opóźnienia przy zmianie stanu z wysokiego na niski jest stosunkowo wolne rozładowanie pojemności bazy tranzystora $T3$ przez rezystancję 1 k Ω oraz ładowanie pojemności wężła: kolektor $T3$ i baza $T4$, przez rezystancję $1,6$ k Ω .

Układy UCA6407N, UCA6417N, UCY7407N i UCY7417N są produkowane w obudowach plastikowych A49B(CE70).

Parametry dynamiczne przy $U_{CC} = 5$ V, $t_{amb} = 25^\circ\text{C}$

Parametry		Wartość		Jednostki	Warunki pomiaru	Układ pomiarowy
Nazwa	Symbol	typ	max			
Czas propagacji sygnału do stanu niskiego na wyjściu	t_{PHL}	20	30	ns	$R_L = 110$ Ω	G
Czas propagacji sygnału do stanu wysokiego na wyjściu	t_{PLN}	6	10		$C_L = 15$ pF	

Zalecane warunki pracy

Parametry		Wartość			Jednostki	
Nazwa	Symbol	min	nom	max		
Napięcie zasilania		U_{CC}	4,75	5,0	5,25	V
Prąd wyjściowy w stanie niskim		I_{OL}	40			mA
Obciążenie wnoszone przez wejście			1			s.o.l.
Zakres temperatury otoczenia	UCA6407N UCA6417N	t_{amb}	-40	85		°C
	UCY7407N UCY7417N		0	70		

Wartości dopuszczalne parametrów

Parametry		Wartość		Jednostki	
Nazwa	Symbol	min	max		
Napięcie zasilania		U_{CC}	7		V
Napięcie wejściowe		U_I	5,5		V
Napięcie wyjściowe ¹⁾	UCA6407N UCY7407N	U_{OH}	30		V
	UCA6417N UCY7417N		15		
Ujemny prąd wyjściowy		$-I_I$	12		mA
Zakres temperatury przechowywania		t_{sto}	-55	125	°C

¹⁾ Napięcie przyłożone do wyjścia w stanie wysokim

Parametry statyczne

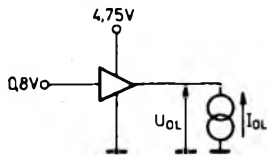
(Jeżeli nie podano inaczej — w pełnym zakresie temperatury otoczenia)

Parametry		Wartość		Jednostki	Warunki pomiaru		Układ pomiarowy
Nazwa	Sym-bol	min	typ ¹⁾ max				
Napięcie wejściowe w stanie niskim	U_{IL}	0,8		V			
Napięcie wejściowe w stanie wysokim	U_{IH}	2		V			
Ujemne napięcie wejściowe	$-U_I$	1,5		V	$U_{CC} = 4,75 \text{ V}$ $I_I = -12 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$		E
Prąd wejściowy w stanie niskim	I_{IL}	-1,6		mA	$U_{CC} = 5,25 \text{ V}$ $U_I = 0,4 \text{ V}$		B
Prąd wejściowy w stanie wysokim	I_{IH}	40		μA	$U_{CC} = 5,25 \text{ V}$; $U_I = 2,4 \text{ V}$		C
		1		mA	$U_{CC} = 5,25 \text{ V}$; $U_I = 5,5 \text{ V}$		
Napięcie wyjściowe w stanie niskim	U_{OL}	0,2	0,4	V	$I_{OL} = 16 \text{ mA}$	$U_{CC} = 4,75 \text{ V}$ $U_I = 0,8 \text{ V}$	A
		0,7			$I_{OL} = 40 \text{ mA}$		
Prąd wyjściowy w stanie niskim	I_{OL}	40		mA	$U_{OL} < 0,7 \text{ V}$		
Prąd wyjściowy w stanie wysokim	UCA6407N UCY7407N	250		μA	$U_O = 30 \text{ V}$	$U_{CC} = 4,75 \text{ V}$ $U_I = 2 \text{ V}$	F
	UCA6417N UCY7417N	250			$U_O = 15 \text{ V}$		
Prąd zasilania w stanie	niskim	I_{CCL}	21	30	mA	$U_I = 0 \text{ V}$ $U_{CC} = 5,25 \text{ V}$	D
	wysokim	I_{CCN}	29	41			

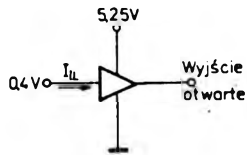
 1) Wartości typowe podane są przy $U_{CC} = 5 \text{ V}$, $t_{amb} = 25^\circ\text{C}$

2.1.3.2. Układy pomiarowe wzmacniaczy cyfrowych

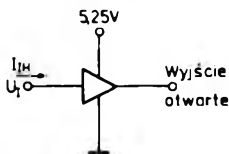
Pomiary parametrów statycznych i dynamicznych



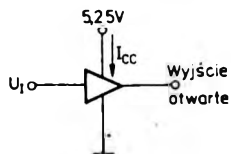
Układ pomiarowy A. Pomiar U_{OL}



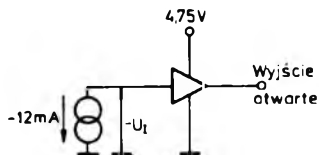
Układ pomiarowy B. Pomiar I_{iL}



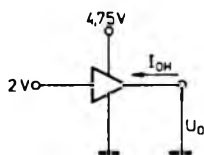
Układ pomiarowy C. Pomiar I_{IH}
Pomiary I_{IH} przeprowadza się dla:
a) $U_I = 2,4\text{ V}$
b) $U_I = 5,5\text{ V}$



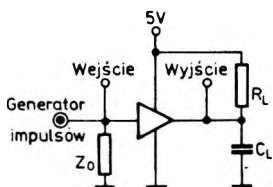
Układ pomiarowy D. Pomiar I_{CC}
Pomiary wykonuje się dla wszystkich wzmacniaczy jednocześnie.
Przy pomiarze I_{CCL} przyłożyć do wejścia $U_I = 0\text{ V}$
Przy pomiarze I_{CCH} przyłożyć do wejścia $U_I = 5\text{ V}$



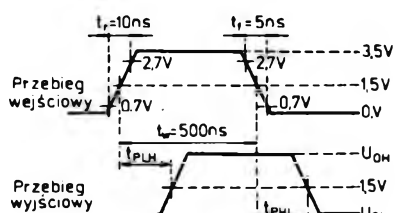
Układ pomiarowy E. Pomiar $-U_I$



Układ pomiarowy F. Pomiar I_{OH}



Układ pomiarowy G.
Pomiar parametrów dynamicznych



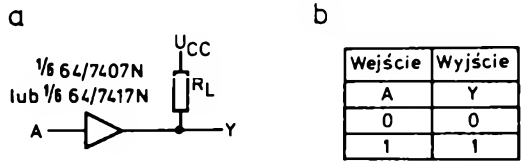
Przebiegi określające pomiary parametrów dynamicznych

- Uwagi: 1. Parametry impulsów wejściowych: amplituda $U = 3\text{ V}$, poziom podstawy 0 V , czas trwania $t_w = 500\text{ ns}$, częstotliwość $f = 1\text{ MHz}$, czas narastania $t_r = 10\text{ ns}$, czas opadania $t_f = 5\text{ ns}$.
2. Impedancja wyjściowa generatora $Z_0 = 50\Omega$.
3. Wartość C_L uwzględnia pojemność sondy i pojemność montażu.
4. Każdy wzmacniacz jest mierzony oddzielnie.

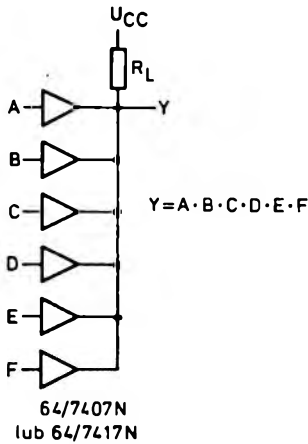
2.1.3.3. Typowe zastosowania wzmacniaczy cyfrowych

Przykłady realizacji funkcji logicznych

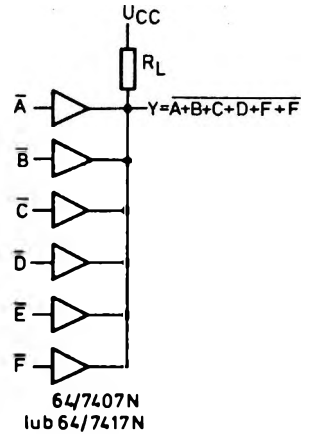
W niektórych obwodach urządzeń lub systemów niepożądana jest funkcja negacji, natomiast występuje konieczność wzmocnienia sygnałów logicznych. Element wzmacniacza logicznego w układzie przedstawionym na rys. 2.63 realizuje funkcję wzmocnienia logicznego $Y = A$. Konfiguracja stopnia wyjściowego wzmacniacza logicznego umożliwia łączenie wyjść kilku elementów w celu realizacji innych funkcji



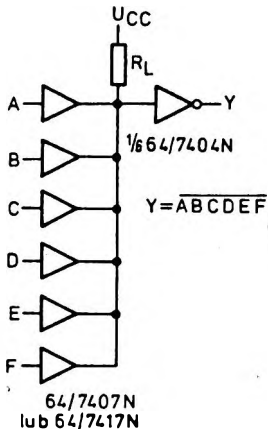
Rys. 2.63. Układ wzmacniacza logicznego
a — schemat ideowy, b — tabela wartości



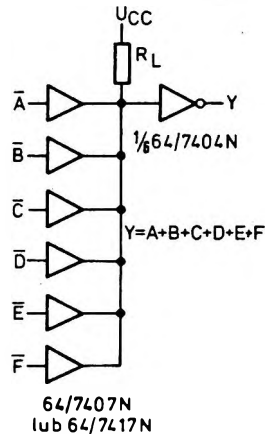
Rys. 2.64. Układ realizujący funkcję iloczynu zmiennych wejściowych



Rys. 2.66. Układ realizujący funkcję negacji sumy LUB-NIE



Rys. 2.65
Układ realizujący funkcję negacji iloczynu zmiennych wejściowych



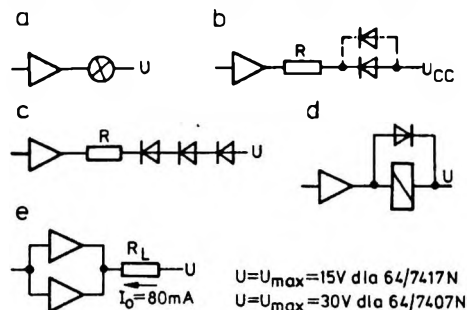
Rys. 2.67. Układ realizujący funkcję sumy (LUB)

logicznych. Na rysunku 2.64 przedstawiono układ realizujący funkcję iloczynu zmiennych wejściowych I . Wprowadzając na wyjście powyższego układu inwerter można otrzymać układ realizujący funkcję negacji iloczynu zmiennych wejściowych $I-NIE$ (rys. 2.65).

Jeżeli dostępne są stany zanegowane zmiennych wejściowych, to wprowadzając te stany na wejście układu logicznego złożonego ze wzmacniaczy logicznych (rys. 2.66) można otrzymać wielowejsciowy funkto realizujący funkcję negacji sumy LUB-NIE.

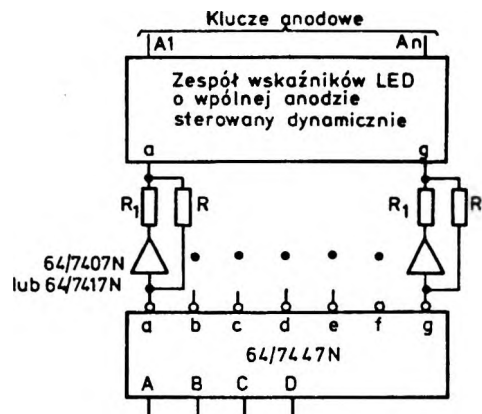
Wprowadzając negację na wyjście układu LUB-NIE (rys. 2.67) można otrzymać wielowejsciowy układ realizujący funkcję sumy zmiennych wejściowych.

Wartości rezystancji R_L można wyznaczyć według zależności stosowanych dla bramek z otwartym obwodem kolektora tranzystora wyjściowego



Rys. 2.68. Przykłady zastosowania buforowych wzmacniaczy logicznych z otwartym obwodem kolektora

a — układ sterowania żarówką, b i c — układy sterowania diodami świecącymi, d — układ sterowania przekaźnikiem, e — połączenie wzmacniaczy dla zwiększenia prądu wyjściowego



Rys. 2.69. Układ kluczy segmentowych do sterowania wskaźników cyfrowych o wspólnej anodzie

$$R_{L \max} = \frac{U_{cc} - U_{OH \min}}{n \cdot I_{OH} + N \cdot I_{IH}}; \quad R_{L \min} = \frac{U_{cc} - U_{OL \max}}{I_{OL \max} - N \cdot I_{IL}}$$

gdzie:

n — liczba wyjść wzmacniaczy wspólnie dołączonych do rezystora R_L

N — liczba wejść bramek dołączonych. Wartość nominalną rezystancji R_L należy wybrać spośród wartości $R_{L \min} \div R_{L \max}$ i biorąc pod uwagę ograniczenia mocy zasilania z jednej strony i czasu propagacji sygnału z drugiej strony.

Cechą charakterystyczną wzmacniaczy logicznych 64/7407N i 64/7417N jest podwyższone napięcie kolektor-emiter tranzystora wyjściowego. Dzięki temu obciążenie układu (R_L) można dołączyć do odpowiednio wyższego napięcia ($U = 30V$ dla wzmacniaczy 64/7407N i $U = 15V$ dla wzmacniaczy 64/7417). Cecha ta umożliwi stosowanie tego typu wzmacniaczy do sterowania układów o wyższych poziomach napięć wejściowych (układy MOS lub DZTL) lub elementów biernych wymagających dostarczenia większej mocy sterowania.

Układy sterowania elementami wykonawczymi

Układy wzmacniaczy logicznych z wysokonapięciowym otwartym obwodem kolektora znajdują szerokie zastosowania do sterowania biernymi elementami wykonawczymi, takimi jak: żarówki, diody świecące i przekaźniki. Na rysunku 2.68 przedstawiono kilka przykładów zastosowania wzmacniaczy typu 64/7407N lub 64/7417N do sterowania elementami biernymi.

Jeżeli element wymaga dużego prądu sterowania, to należy łączyć równolegle dwa lub więcej wzmacniaczy logicznych (rys. 2.68e). W urządzeniach cyfrowych jest szeroko stosowany dynamiczny sposób sterowania wskaźników półprzewodnikowych, wymagający zapewnienia dużej wartości prądu dla włączonego segmentu. Ponieważ dla wskaźników wielocyfrowych o większych wymiarach wartość prądu wyjściowego wprost z dekodera jest zbyt mała więc zachodzi potrzeba użycia dodatkowych kluczy segmentowych. Na rysunku 2.69 przedstawiono fragment układu dynamicznego sterowania półprzewodnikowymi wskaźnikami cyfrowymi z zastosowaniem wzmacniaczy logicznych 64/7407N lub 64/7417N jako dodatkowych kluczy segmentowych. Rezystancja R ogranicza prąd płynący wprost z segmentu do dekodera, a rezystancja R_1 — prąd płynący z segmentu do dodatkowego klucza. Maksymalny prąd wyjściowy klucza dodatkowego wynosi 40 mA.